

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-219054

(43) 公開日 平成9年(1997)8月19日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 19/02	5 0 1		G 1 1 B 19/02	5 0 1 Q
19/04	5 0 1		19/04	5 0 1 H
20/10		7736-5D	20/10	H

審査請求 未請求 請求項の数11 O L (全 16 頁)

(21) 出願番号 特願平8-322519

(22) 出願日 平成8年(1996)12月3日

(31) 優先権主張番号 特願平7-316748

(32) 優先日 平7(1995)12月5日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 土井 利忠

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 大澤 義知

東京都品川区北品川6丁目7番35号 ソニー株式会社内

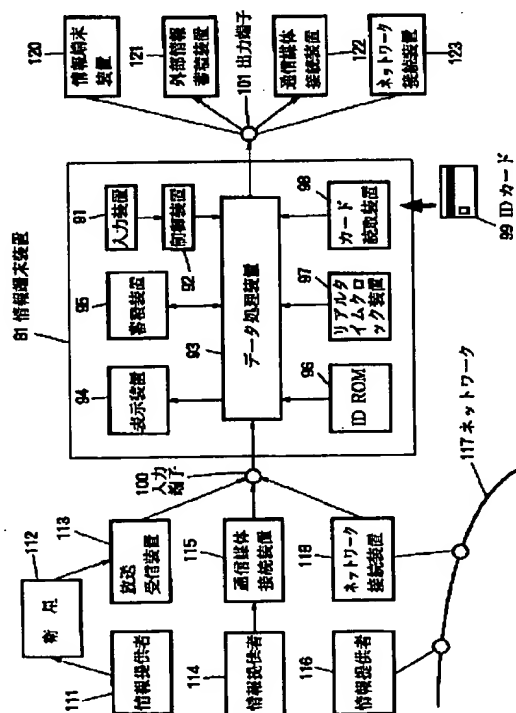
(74) 代理人 弁理士 稲本 義雄

(54) 【発明の名称】 情報処理装置および方法、並びにデータ記録媒体

(57) 【要約】

【課題】 ネットワークを介して伝送される情報の不正なコピーを防止する。

【解決手段】 情報提供者111、114、116よりネットワーク117を介して入力されたデータを蓄積装置95に蓄積させるとき、入力されたデータ中に、ID ROM96に記憶されている情報端末装置81のID、リアルタイムクロック装置97が出力する時刻、およびカード読取装置98でIDカード99より読み取った所有者のIDを、識別情報として情報に多重化記録する。蓄積装置95より読み出したデータを出力端子101から出力するときも識別情報を情報に多重化記録する。



【特許請求の範囲】

【請求項1】 データの入力を受ける入力手段と、前記入力手段より入力された前記データを出力する出力手段と、前記データの入力を受けたとき、または、前記データを出力するとき、前記データに、他の情報処理装置と識別する識別情報を記録する記録手段とを具備したことを特徴とする情報処理装置。

【請求項2】 前記識別情報は、少なくとも情報処理装置の識別情報を含むことを特徴とする請求項1に記載の情報処理装置。

【請求項3】 前記識別情報は、少なくとも情報処理装置の操作者の識別情報を含むことを特徴とする請求項1に記載の情報処理装置。

【請求項4】 前記識別情報は、前記データの入力を受けた日時、または前記データを出力する日時を含むことを特徴とする請求項1に記載の情報処理装置。

【請求項5】 前記記録手段は、前記識別情報を、前記データの一部として前記データ中に分散して埋め込ませることを特徴とする請求項1に記載の情報処理装置。

【請求項6】 前記記録手段は、可変長符号と固定長符号に変換された直交変換係数を含んだデータの、常に固定長符号とされる符号の中から、所定の符号を指定する指定手段と、前記指定手段により指定された前記固定長符号の少なくとも一部に、前記識別情報を書き込むための書き込み手段とを具備したことを特徴とする請求項1に記載の情報処理装置。

【請求項7】 前記識別情報を所定の固定長符号に記録することによる影響を補正する補正データを、他の固定長符号に記録する補正手段を更に具備したことを特徴とする請求項6に記載の情報処理装置。

【請求項8】 データの入力を受け、前記データの入力を受けたとき前記データに、他の情報処理装置と識別する識別情報を記録することを特徴とする情報処理方法。

【請求項9】 データに他の情報処理装置と識別する識別情報を記録し、前記データを出力することを特徴とする情報処理方法。

【請求項10】 データが記録され、再生されるデータ記録媒体において、前記データと共に、前記データを記録した情報処理装置の識別情報が記録されていることを特徴とするデータ記録媒体。

【請求項11】 ネットワークを介して相互に接続された複数の情報処理装置の情報処理方法において、前記情報処理装置は、前記ネットワークを介してデータの入力を受けたとき、または、データを前記ネットワークに出力するとき、前記データに他の情報処理装置と識別する識別情報を記録することを特徴とする情報処理方

法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報処理装置および方法、並びにデータ記録媒体に関し、特にデジタルデータが不正にコピーされるのを防止するようにした、情報処理装置および方法、並びにデータ記録媒体に関する。

【0002】

【従来の技術】最近、インターネットに代表されるネットワークが普及し、各種の情報がネットワークを介して授受されるようになっている。

【0003】その結果、各種の情報が手軽に入手できるようになり、便利になった反面、電子化された著作物の不正なコピーが行われる恐れが高くなってきている。

【0004】

【発明が解決しようとする課題】しかしながら、従来のネットワークにおいては、各端末がネットワークを介して各種の情報を受け取り、これを不正にコピーして配布したとしても、その不正にコピーされた著作物を、誰がコピーしたのかを特定することが困難である課題があった。このため、著作権者の権利が保護されず、著作権者が利益損失を被る結果となっている。

【0005】本発明はこのような状況に鑑みてなされたものであり、不正なコピーを防止することができるようにするものである。

【0006】

【課題を解決するための手段】上記課題を解決するために、本発明における情報処理装置は、データの入力を受ける入力手段と、入力手段より入力されたデータを出力する出力手段と、データの入力を受けたとき、または、データを出力するとき、データに、他の情報処理装置と識別する識別情報を記録する記録手段とを具備する。

【0007】また、本発明の情報処理方法においては、データの入力を受け、入力されたデータを出力し、データの入力を受けたとき、または、データを出力するとき、データに、他の情報処理装置と識別する識別情報を記録する。

【0008】また、本発明のデータ記録媒体においては、データとともに、データを記録した情報処理装置の識別番号が記録されている。

【0009】また、本発明の情報処理方法においては、複数の情報処理装置がネットワークを介して接続され、情報処理装置がネットワークを介してデータの入力を受けたとき、または、データをネットワークに出力するとき、データに、他の情報処理装置と識別する識別情報を記録する。

【0010】

【発明の実施の形態】図1は、本発明の情報処理装置を応用した情報端末装置の構成例を表している。

【0011】この情報端末装置81には、その入力端子100に、情報提供者111から衛星112を介して放送され、放送受信装置113で受信した信号が供給されるようになされている。また、他の情報提供者114が、モデムなどの通信媒体接続装置115を介して伝送してきた情報が入力端子100に入力されるようになされている。さらにまた、インターネットなどに代表されるネットワーク117に接続されている情報提供者116からネットワーク117を介して伝送されてきた情報が、モデムなどよりなるネットワーク接続装置118を介して受信され、入力端子100に供給されるようになされている。

【0012】情報端末装置81のデータ処理装置93は、入力端子100より取り込まれたデータを、内蔵されたハードディスク、磁気ディスク、光磁気ディスク、あるいは固体メモリなどよりなる蓄積装置95に蓄積させるようになされている。表示装置94は、入力端子100より入力された情報、あるいは蓄積装置95に蓄積された情報を表示するようになされている。ID ROM96は、この情報端末装置81に固有のID（識別番号）を記憶している。

【0013】リアルタイムクロック装置97は、常に計時動作を行っており、時刻情報を出力するようになされている。カード読取装置98は、情報端末装置81を所有している者、あるいはそれを操作する者が有しているIDカード99を読み取り、IDカード99に記憶されているID（識別番号）をデータ処理装置93に出力するようになされている。制御装置92は、キーボード、マウスなどよりなる入力装置91からの指令に対応して、データ処理装置93を始め、各装置を制御するようになされている。

【0014】情報端末装置81は、入力端子100から取り込まれた情報、あるいは、蓄積装置95から読み出した情報を、出力端子101を介して、他の情報端末装置120、外部情報蓄積装置121、通信媒体接続装置122、ネットワーク接続装置123などに出力するようになされている。

【0015】次に、図2のフローチャートを参照して、図1の情報端末装置81がネットワーク117を介して所定の情報を取り込み、蓄積装置95に蓄積する場合の処理動作について説明する。

【0016】最初にステップS101において、使用者が入力装置91を操作して、制御装置92に、所定の情報提供者に対するアクセスの処理の開始を指令すると、制御装置92は、ネットワーク接続装置118を制御し、入力装置91より指令された情報提供者（いまの場合情報提供者116）に対するアクセス処理を実行させる。次に、ステップS102において、使用者は入力装置91を操作して、ネットワーク117を介して、情報提供者116より提供を受けた情報を、蓄積装置95に

蓄積するように指令する。次に、ステップS103において、蓄積装置95に蓄積した情報に、既に識別情報が記録されているか否かを検出する。この識別情報を検出することにより、受信した情報が既に他の情報端末装置によって受信され蓄積された情報か否かを判別することが可能となる。尚、識別情報の詳細については、後述する。

【0017】情報提供者116は、情報端末装置81よりアクセスを受けたとき、情報提供者116が提供する情報が有料であるのか無料であるのかを表す情報をネットワーク117を介して出力する。情報端末装置81の制御装置92は、この情報をネットワーク接続装置118、入力端子100、データ処理装置93を介して受信し、表示装置94に表示させる。使用者は、この表示を見て、その情報が有料であるのか否かを知ることができる。

【0018】また、制御装置92は、ステップS104で、この情報が有料であるか否かを、データ処理装置93により受信した情報より判定し、有料情報であるとき、ステップS105において、データ処理装置93を制御し、表示装置94に、「IDカードを挿入してください」のようなメッセージを表示させる。使用者は、このメッセージに従い、所持しているIDカード99をカード読取装置98に挿入し、読み取らせる。このIDカード99には、このIDカード99を所持している使用者の識別番号が予め登録されている。

【0019】制御装置92は、ステップS105で、このIDカード99のID（識別番号）を読み取ったとき、次にステップS106において課金処理を実行する。すなわち、情報提供者116から有料の情報の提供を受けたことを示す履歴を蓄積装置95に蓄積させる。また、IDカード99には、使用者のクレジットカードの番号も記録されており、この番号が、使用者のIDとともに、ネットワーク117を介して、情報提供者116に供給される。図1の実施の形態においては、この情報は、ネットワーク接続装置123を介してネットワーク117に出力されるが、この場合のネットワーク接続装置123は、ネットワーク接続装置118と実質的に同一のものとなる。情報提供者116は、提供を受けた番号のクレジットカードから提供した情報に対応する料金を引き落とす処理を実行する。

【0020】次にステップS107において、制御装置92は、データ処理装置93を制御し、情報提供者116より提供された情報を蓄積装置95に蓄積させる。このとき制御装置92は、蓄積装置95に蓄積される情報に識別情報を記録させる。その具体的な記録方法については、後述する。

【0021】この識別情報には、ID ROM96に記憶されているIDが含まれている。この情報端末装置のIDは、例えば次に示すように、この情報端末装置81

の製造者名、この情報端末装置 81 の装置（端末）名、および情報端末装置 81 のシリアル番号から構成されている。

製造者：SONY

端末名：IVS-1000

シリアル番号：12345

【0022】また、識別情報には、リアルタイムクロック装置 97 が、そのとき計時している時刻、すなわち、そのデータの入力を受けた時刻も含まれる。その時刻は、例えば次のように、年月日を含んで表される。

1995.12.01.12:00

【0023】すなわち、この時刻情報により、情報端末装置 81 が、このデータの入力を受けた日時が特定されることになる。

【0024】蓄積装置 95 に蓄積されるデータには、さらに ID カード 99 より読み取られた使用者の ID も識別情報として多重化記録される。この使用者 ID は、例えば次に示すような識別番号である。

使用者 ID：81-3-5448-3365

【0025】次にステップ S108 に進み、制御装置 92 は、蓄積装置 95 に蓄積した情報をファイルとして管理するためのファイル管理情報として（蓄積データとは別に）、その情報が有料情報であることを表すフラグも、蓄積装置 95 に記録する。なお、このフラグもファイル管理情報としてではなく、データ自体に多重化して記録することも可能である。

【0026】ステップ S104 において、蓄積するデータが無料であると判定された場合、ステップ S109 に進み、制御装置 92 は、データ処理装置 93 を制御し、取り込んだデータをそのまま蓄積装置 95 に蓄積させる。そして、ステップ S110 において、蓄積装置 95 に蓄積した情報のファイル管理情報を蓄積させる。すなわち、無料情報の場合、識別情報は多重化記録されない。

【0027】次に、図 3 のフローチャートを参照して、このように蓄積装置 95 に蓄積された情報を他の情報端末装置に転送する場合の動作について説明する。

【0028】最初に、ステップ S121 において、使用者が入力装置 91 を操作して、制御装置 92 に、蓄積装置 95 に蓄積されている所定のファイルの読み出しを指令すると、制御装置 92 は、データ処理装置 93 を介して蓄積装置 95 を制御し、指定されたファイルの読み出し処理を開始させる。次に、ステップ S122 において、制御装置 92 は、いま指令された読み出しファイルが有料情報であるか否かを判定する。制御装置 92 は、蓄積装置 95 のファイル管理情報（図 2 のステップ S108 または S110 で記録されたファイル管理情報）を読み出し、その情報から、その情報が有料であるか否かを判定する。

【0029】読み出しが指令されたファイルの情報が有

料情報である場合、ステップ S123 に進み、制御装置 92 はデータ処理装置 93 を制御し、表示装置 94 に「ID カードを挿入してください」のメッセージを表示させる。使用者がこのメッセージに従って、ID カード 99 をカード読取装置 98 に挿入したとき、カード読取装置 98 は、この ID カード 99 に記録されている情報を読み取る。

【0030】次に、ステップ S124 に進み、制御装置 92 は、蓄積装置 95 に蓄積されているファイルを読み出し、出力端子 101 を介して、他の情報端末装置 120 に出力する。このとき、データ処理装置 93 は、蓄積装置 95 より、読み出し出力端子 101 に出力するデータに識別情報を記録する。すなわち、ID ROM 96 に記憶されている ID、リアルタイムクロック装置 97 が出力するそのデータ出力時における時刻情報、およびカード読取装置 98 で読み取った ID が、データに多重化記録された上で出力される。従って、情報端末装置 81 より出力されるデータには、そのデータが情報端末装置 81 で入力された時点における識別情報だけでなく、出力されるときに識別情報が記録されることになる。

【0031】ステップ S122 において、読み出しが指定されたファイルの情報が有料情報ではない（無料情報である）と判定された場合、ステップ S125 に進み、制御装置 92 は、指定されたファイルを蓄積装置 95 から読み出させ、出力端子 101 から出力させる。すなわち、この場合、識別情報は記録されない。

【0032】入力装置 91 を操作して蓄積装置 95 に蓄積されている情報を読み出し、表示装置 94 に表示する指令が入力された場合においては、制御装置 92 は、その指令に対応して蓄積装置 95 より指定されたファイルを読み出し、表示装置 94 に表示させる処理を実行する。すなわち、この場合においては、識別情報の記録処理は行われない。

【0033】以上においては、ネットワーク 117 を介して、情報提供者 116 より提供を受けた情報を蓄積装置 95 に蓄積させる場合に、識別情報をデータに記録させるようにしたが、他の使用者との間で、いわゆるパソコン通信などにより提供を受けた情報、すなわち、情報提供者 114 より通信媒体接続装置 115 を介して提供を受けた情報に対しても同様に、識別情報の記録処理が実行される。あるいはまた、放送局などに代表される情報提供者 111 が、衛星 112 を介して放送し、放送受信装置 113 で受信した番組情報などに対しても同様に識別情報の記録処理が実行される。この他、外部情報蓄積装置 121 から蓄積データを読み込んだ場合も同様である。

【0034】また、情報端末装置 120 に情報を出力するのではなく、ハードディスク、光磁気ディスクを始め、着脱自在なフロッピーディスクなどの外部情報蓄積装置 121 に対してデータを蓄積する場合や、通信媒体

接続装置122を介して、他の使用者にパソコン通信を利用して伝送する場合、さらにネットワーク接続装置123を介してネットワーク117に伝送する場合にも、それらのデータに識別情報が記録される。

【0035】さらに、情報端末装置81は、入力端子100より入力を受けた情報を、蓄積装置95に蓄積せず、そのまま出力端子101から出力する場合（すなわち、単なる中継を行う場合）にも、入力時における識別情報の記録と出力時における識別情報の記録処理を実行する。

【0036】また、情報端末装置81は、入力端子100より入力を受けた情報、若しくは出力端子101から出力する情報のいずれか一方の時にだけ、識別情報の記録処理を行うように構成しても良い。

【0037】次に、データに対して識別情報を記録（多重化記録）する方法について説明する。

【0038】図4は、データに識別情報を記録するための第1の方法を表している。この方法においては、データは、パケット化されて伝送、蓄積されるようになされている。各パケットには、その後に続くデータの情報を保持したヘッダが付加され、そのヘッダの一部に識別情報が付加されるようになされている。

【0039】図5は、第2の方法を表している。この方法においては、データは画像データとされ、そして画像データ中の少なくとも1つの画素データが、識別情報とされる。すなわち、この実施の形態においては、識別情報がデータの一部に埋め込まれた形となり、図4の方法に較べ、識別情報をデータから分離することが、より困難となる。

【0040】図6は、図5に示すように識別情報を記録する原理を表している。同図に示すように、GOP (Group Of Pictures) は、1枚のIピクチャ、複数枚のPピクチャ、および複数枚のBピクチャにより構成されている。図6の実施の形態においては、15枚のピクチャにより1つのGOPが構成されている。また、この実施の形態においては、識別情報を記録するために、GOPを構成するピクチャの中からIピクチャが選択される。

【0041】Iピクチャは、他のピクチャと同様に、複数のスライスにより構成されており、各スライスは、所定の数のマクロブロックから構成されている。この実施の形態においては、このマクロブロックのうちの所定のものが、予め選択される。

【0042】16×16画素のマクロブロックは、8×8画素からなる4個の輝度信号(Y)のブロックと、8×8画素からなる1個ずつの色差信号Cb、Crのブロックで構成される。これらのブロックのデータは、DCT (Discrete Cosine Transform) 変換（離散コサイン変換）により、直交変換係数であるDCT係数に変換される。

【0043】1つのブロックの8×8個のDCT係数Coeff[0][0]乃至Coeff[7][7]は、所定の量子化ステップで量子化され、量子化レベルQF[0][0]乃至QF[7][7]に変換される。

【0044】DCT係数のうち、左上のCoeff[0][0] (scan[0]) は、直流成分(DC成分)を表し、直前のブロックの直流成分を予測値とした差分値が演算され、その差分値が符号化される。残りの交流成分(AC成分)は、ブロック内でジグザグスキャンにより、直流成分としてのscan[0]に続いて、scan[1]乃至scan[63]として並びかえられた後、符号化される。

【0045】この実施の形態においては、識別情報を記録するために、2つのブロックが選択される。第1のブロックは、記録される識別情報のビット値が設定される（書き込まれる）ブロックであり、第2のブロックは、第1のブロックのビットを設定したことに起因して発生するミスマッチを抑制するための補正データを書き込むブロックである。

【0046】例えば、図7に示すように、第1のブロックと第2のブロックが同一のマクロブロック内に存在するように選択することもできるし、図8に示すように、第1のブロックと第2のブロックが異なるマクロブロック内に存在するように選択することもできる。

【0047】ただし、第1及び第2のブロックは、それぞれDC成分の差分を処理する順番に選択される。なお、図7及び図8において、数字1及び2は、それぞれ、第1及び第2のブロックを表している。

【0048】すなわち、図9に示すように、DCT係数のうち、DC成分は、直前のDC成分との差分が演算され、その差分値が符号化される。輝度信号の場合、4個のブロックの順番は、左上、右上、左下、右下の順番とされる。従って、左上のブロックのDC成分としては、直前のマクロブロックの右下のブロックのDC成分との差分が符号化され、右上のブロックのDC成分としては、左上のブロックのDC成分との差分が符号化され、左下のブロックのDC成分としては、右上のブロックのDC成分との差分が符号化され、右下のブロックのブロックのDC成分としては、左下のブロックのDC成分との差分が符号化される。

【0049】色差信号の場合は、それぞれ直前の対応する色差信号のブロックのDC成分との差分が符号化される。

【0050】このように、DC成分の差分値を符号化するとき、DC成分は、サイズと、そのサイズで表される実際の値(DC Differential)で表される。前者は、可変長符号(VLC: Variable Length Code)とされ、後者は、固定長符号(FLC: Fixed Length Code)とされる。

【0051】DC成分のサイズは、例えば、輝度信号の場合、図10(A)に示すように規定されており、色差信号の場合、図10(B)に示すように規定されている。また、例えばDC成分のサイズが3である場合、DC Differentialは、図11に示すように規定されている。

【0052】従って、例えば輝度信号の場合、DC成分のサイズが“3”で、実際の値が“-6”であるとき、サイズ3のVLCは“101”であり、-6のDC Differentialは“001”であるので、その差分値は、“101001”で表される。

【0053】本実施の形態においては、第1のブロックのDC DifferentialのLSBを、識別情報のビット値に設定することで、識別情報が記録される。例えば、記録を行おうとしている識別情報のビット値が“0”であり、第1のブロックのDC Differentialが“101”であるとき、その第1のブロックのDC DifferentialのLSBは“0”に書き換えられ、“100”とされる。また、記録を行おうとしている識別情報のビット値が“1”であり、第1のブロックのDC Differentialが“010”であるとき、その第1のブロックのDC DifferentialのLSBは“1”に書き換えられ、“011”とされる。

【0054】その結果、この実施の形態の場合、第1のブロックのDC Differentialの書き換えは、図11において矢印で示すように行われる。例えば、その値が“001”である場合、そのLSBを“0”に書き換えるとき、その値は“000”と書き換えられ、“010”とは書き換えられない。また、例えば、その値が“010”であるとき、書き換え後の値は“011”とされる。逆にその値が“011”である場合、書き換え後の値は“010”とされる。このように、LSBのみが書き換えられる。

【0055】また、第1のブロックのDC DifferentialのLSBが、記録しようとしている識別情報のビット値と元々同一である場合、実質的に識別情報がすでに記録されていることになるので、第1のブロックのDC DifferentialのLSBはそのままの値とされる。

【0056】このように、第1のブロックのDC DifferentialのLSB(図11の左側の欄の値)が書き換えられると、DCT係数の実際の値(図11の右側の欄の値)が“1”だけ増加または減少することになる。そこで、このDCT係数の実際の値の増加または減少を吸収するように、第2のブロックのDC Differentialの値が補正される。

【0057】すなわち、第1のブロックのDC DifferentialのLSBを“0”から“1”に書き換えた場合、DCT係数の実際の値は“1”だけ増加し

たことになるので、第2のブロックのDC Differentialは、DCT係数の実際の値が“1”だけ減少するように書き換えられ、第1のブロックのDC DifferentialのLSBを“1”から“0”に書き換えた場合、DCT係数の実際の値は“1”だけ減少したことになるので、第2のブロックのDC Differentialは、DCT係数の実際の値が“1”だけ増加するように書き換えられる。

【0058】例えば、第1のブロックのDC Differentialの“010”を“011”に書き換えた場合、DCT係数の実際の値が“-5”から“-4”に“1”だけ増加するので、例えば、第2のブロックのDC Differentialが“110”であったとすれば、これを“101”に書き換えて、DCT係数の実際の値を、“6”から“5”に“1”だけ減少させる。同様に、例えば、第1のブロックのDC Differentialの“011”を“010”に書き換えた場合、DCT係数の実際の値が“-4”から“-5”に“1”だけ減少するので、例えば、第2のブロックのDC Differentialが“110”であったとすれば、これを“111”に書き換えて、DCT係数の実際の値を、“6”から“7”に“1”だけ増加させる。

【0059】以上のようにして、1つのブロックに識別情報の1ビットが書き込まれることになるので、例えば図12に示すように、nビットにより識別情報が構成されている場合、最大n個のブロックのDC DifferentialのLSBが書き換えられることになる。

【0060】次に、このような原理に従って、識別情報を記録する場合のデータ処理装置93の構成例について図13を参照して説明する。

【0061】この実施の形態においては、演算回路32が、メモリ31に記憶されている所定のキーKと、入力されたビットストリームに含まれる一部のデータBを演算し、その演算結果から、上記した第1のブロックを決定するようになされている。検出回路33は、演算回路32の出力で指定されるブロックからDC Differentialを検出するようになされている。そして、第1のブロックのDC DifferentialのLSB、並びに第2のブロックのDC Differentialをメモリ34に供給し、記憶させる。識別情報挿入回路35は、識別情報の記録するビット値をメモリ34に記憶させ、さらに検出回路33より第1のブロックの検出信号の入力を受けたとき、ビットストリーム中の、その第1ブロックのDC DifferentialのLSBを、メモリ34から供給される識別情報の記録するビット値で書き換える処理を実行する。

【0062】補正回路36は、検出回路33より第2のブロックの検出信号の入力を受けたとき、識別情報挿入回路35より供給されるビットストリーム(その第1の

ブロックには識別情報が書き込まれている) 中の第2のブロックに補正データを書き込む処理を行う。

【0063】補正回路36より出力されたデータは、記録装置37に供給される。記録装置37は、入力されたデータを蓄積装置95に蓄積する。判定回路38は複数の識別情報が一致するか否かを判定し、判定結果を制御回路39に出力している。制御回路39は判定結果に対応して記録装置37を制御するとともに、表示装置94に所定の表示を行わせるようになされている。

【0064】次に図14及び図15のフローチャートを参照して、ビットストリームに識別情報を記録する場合の動作について説明する。なお、この動作は、入力されたデータを図示せぬバッファに一旦記憶した後、行うようにすることができる。

【0065】最初に、ステップS1において、識別情報挿入回路35は、ID ROM96若しくはIDカード99から識別情報を読み込み、この読み込んだ識別情報をメモリ34に記憶させる処理を実行する。次にステップS2において、識別情報挿入回路35は、変数Nを“1”に初期化する。ここで変数Nは、識別情報のビット長をnビットとしたときに、現在書き込みを行おうとしているビット位置を表している。

【0066】次にステップS3において、演算回路32は入力されたビットストリームを所定の位置まで取り込む。そして、ステップS4において、演算回路32は、GOP内のIピクチャのビットストリームの予め定められている所定のデータを読み取り、これをBとする。次にステップS5に進み、演算回路32は、メモリ31に記憶されているキー(K)を用いて、次式に従ってXを得る。

$$X=B/K$$

【0067】次にステップS6において、演算回路32は、ステップS5で演算した値Xから第1のブロックの位置を決定する。例えば、第1のブロックの位置をXのMSB側の4ビットで表される位置若しくは、XのLSB側の4ビットで表される位置とすることができる。

【0068】この他、例えば、MSB側の6ビットでマクロブロックを指定し、下位2ビットで、そのマクロブロック内のブロックを、第1のブロックとして指定するようにしてもよい。

【0069】次に、ステップS7において、識別情報挿入回路35は、ビットストリーム内に書き込むべき識別情報のビット値を変数Nの値に基づいてステップS1でメモリ34に記憶させた識別情報から読み取り、これをメモリ34のRegister_0にセット(記憶)する。例えば、図12で示したnビットの識別情報においては、変数Nの値が“1”の場合には、Register_0に図12のMSBの“1”がセットされる。

【0070】尚、識別情報のビット列をビットストリームへ記録する際に、記録順序は、MSB側から記録して

いっても、LSB側から記録していても構わない。また、所定の順序によってMSB若しくはLSB以外のビットから記録していくことも可能である。

【0071】次に、ステップS8において、検出回路33は、第1のブロックまでのビットストリームを読み込む処理を実行する。ステップS9において、検出回路33は、第1のブロックのDC Sizeを読み込む。そして、ステップS10において、DC Sizeが“0”であるか否かを判定する。DC Sizeが“0”の場合は、DC Differentialが存在しないので、この第1のブロックは識別情報のビット値を書き込めないで、ステップS3に戻る。DC Sizeが“0”でなければステップS11に進み、検出回路33は、第1のブロックのDC DifferentialのLSBをメモリ34に出力し、そのRegister_1にセットさせる。

【0072】次にステップS12に進み、メモリ34のRegister_1とRegister_0に記憶された値(すなわち第1のブロックのDC DifferentialのLSBと記録する識別情報のビット値)が等しいか否かが判定される。両者が等しい場合、実質的に識別情報が、すでに関与されていることになり、データを変更する必要がないので、ステップS24に進む。

【0073】これに対して、ステップS12において、Register_1とRegister_0の値が異なっていると検出回路33により判定された場合、ステップS13に進み、識別情報挿入回路35において第1のブロックのDC DifferentialのLSBを、Register_0の値(記録する識別情報のビット値)で上書きする。すなわち、第1のブロックのDC DifferentialのLSBを、記録する識別情報のビット値と同一の値に設定する。

【0074】以上の処理により、識別情報の1ビット分のデータの書き込みが完了したことになる。このような識別情報の記録により、例えば、元のビットストリームの復号画像からのずれは、1つのブロックのDC値を8ビットで量子化した場合、1ずれることになり、また、9ビットで量子化した場合、ずれは0.5となり、10ビット量子化の場合、0.25、11ビット量子化の場合、0.125となる。

【0075】そこで、次に、この識別情報の書き込みに起因するミスマッチを抑制するための補正処理を行う。このため、ステップS14において、検出回路33は、次のブロック(第2のブロック)までビットストリームを読み込み、ステップS15において、検出回路33は、その第2のブロックのDC Sizeを読み込む。

【0076】ステップS16において、検出回路33は、第2のブロックのDC Sizeが“0”であるか否かを判定する。DC Sizeが“0”であればDC

Differentialが存在しないため、補正処理を行うことができない。そこで、ステップS14に戻り、検出回路33は、さらに次のブロックまでビットストリームを読み込み、そのブロックを第2のブロックとして、ステップS15で、そのDC Sizeを読み込む。

【0077】すなわち、図16に示すように、最初に、第2のブロックとして、指定されたブロックのDC Sizeが“0”であるとき、次のブロックが第2のブロックとして選択される。そして、そのブロックのDC Sizeが“0”でなければ、そのブロックが第2のブロックとして選択される。

【0078】ステップS16において、第2のブロックのDC Sizeが“0”ではないと判定された場合、ステップS17に進み、検出回路33は、その第2のブロックのDC Differentialを読み取り、その読み取った値をメモリ34のRegister_2に書き込ませる。これにより、第2のブロックの、例えば図11における左側の欄に示す“000”乃至“111”の3ビットの値が、Register_2に記憶されたことになる。

【0079】次にステップS18において、メモリ34のRegister_0に記憶した値が“0”であるか否かが検出回路33によって判定される。その値が“0”である場合、ステップS19に進み、ステップS17でRegister_2に読み込んだ第2のブロックのDC Differentialの値が $2^{DC\ Size}-1$ と等しいか否か、あるいは $2^{DC\ Size-1}-1$ と等しいか否かが判定される。なお、ここで、“ \wedge ”はべき乗を意味する。

【0080】すなわち、いま、Register_0の値が“0”であるから、第1のブロックのDC DifferentialのLSBを“1”から“0”に書き換えている(DCT係数の実際の値(差分値)を“1”だけ減少させている)(ステップS13)ことになる。そこで、この減少分を相殺するには、第2のブロックのDC DifferentialのLSBに“1”を加算すればよい(図11に示すように、基本的に、DC Differentialを“1”だけ増加すると、DCT係数の差分値も“1”だけ増加する)。この加算処理がステップS20で行われるのであるが、図11に示すように、例えば、第2のブロックのDC Differentialの値が“111”(DC Size=3として、 $2^3-1=7=“111”$)であるとき(DCT係数の差分値の値が7であるとき)、その値が最大値とされているため、差分値をそれ以上の値に設定することはできない。すなわち、そのブロックは、補正処理を実行する上において、適当なブロックではないということになる。

【0081】同様に、Register_2(第2のブ

ロックのDC Differential)の値が、 $2^{DC\ Size-1}-1$ と等しい場合、すなわちRegister_3の値が $2^{(3-1)-1}=3(=“011”)$ である時、差分値の値は“−4”であり、その値を“1”だけ増加した“−3”の値は規定されていないので、その値を“1”だけ増加する処理を実行することができない。すなわち、このブロックも補正処理を行うブロックとしては不適當である。

【0082】このように、ステップS19において、補正のためのブロックとしては不適當であると検出回路33により判定された場合、ステップS14に戻り、検出回路33は次のブロックを第2のブロックとして選択する。

【0083】ステップS19において、第2のブロックが補正すべきブロックとして適当であると判定された場合、ステップS20に進み、検出回路33は、Register_2の記憶値に“1”を加算する。そして、ステップS23に進み、補正回路36は、第2のブロックのDC Differentialの値として、Register_2に設定されている値を書き込ませる。

【0084】一方、ステップS18において、Register_0の値が“0”ではない(“1”である)と判定された場合、ステップS21に進み、検出回路33はRegister_2の値が $2^{DC\ Size-1}$ と等しいか否か、または“0”と等しいか否かを判定する。

【0085】すなわち、いま、Register_0が“1”であるので、第1のブロックのDC DifferentialのLSBは、“0”から“1”に書き換えられている(DCT係数の差分値が“1”だけ増加されている)ことになる。そこで、これを補正するには、ステップS22で、第2のブロックのDC Differentialを“1”だけ減少すればよいのであるが、図11に示すように、DC Differentialの値が、“4”(= $2^{(3-1)}=2^2=4=“100”$)である場合、差分値は“4”として規定されており、それより“1”だけ少ない差分値“3”は規定されていない。同様に、DC Differentialが“000”であるとき、その差分値は“−7”として規定され、それより“1”だけ少ない差分値“−8”は規定されていない。従って、いま、第2ブロックとして選択されているブロックは補正処理を行う上において、適当なブロックではない。そこで、この場合においては、ステップS14に戻り、検出回路33で次のブロックを第2のブロックとして選択するようにする。

【0086】ステップS21において、第2のブロックが補正を行うことができるブロックであると判定された場合、ステップS22に進み、検出回路33は、Register_2の値を“1”だけデクリメントする。そして、ステップS23に進み、補正回路36は、“1”

だけデクリメントした値を第2のブロックのDC Differentialに上書きする。

【0087】次にステップS24に進み、制御回路39は、識別情報を記録する処理をまだ続けるか否かを判定する。即ち、識別情報の全てのビットが記録されたか否かを判断する。この実施の形態の場合、変数Nが識別情報のビット長nと等しくなったか否かを判断しする。処理が完了していない場合は、ステップS25に進み、変数Nに“1”を加算する。その後、ステップS3に戻り、それ以降の処理を繰り返し実行する。以上の処理が複数回繰り返されることで、図12に示すようなnビットの識別情報が記録されることになる。

【0088】ステップS13の上書き処理は、識別情報挿入回路35で行われる。すなわち、識別情報挿入回路35は、検出回路33より第1のブロックであることを表す検出信号が入力されているとき、入力されるビットストリームのDC DifferentialのLSBに、メモリ34のRegister_0に記憶されている値を上書きする。

【0089】また、ステップS23における補正処理は、補正回路36により行われる。すなわち、補正回路36は、検出回路33より第2のブロックであることを表す検出信号が入力されているとき、識別情報挿入回路35を介して入力されるビットストリームのDC Differentialを、メモリ34のRegister_2に記憶されているデータで書き換える。

【0090】なお、補正データの書き込みは、必ずしも必要な処理ではなく、省略することが可能である。ただし、省略すると、画像に若干のノイズがでるが、LSBを書き替えているに過ぎないので、実際には、殆ど視聴者に気付かれるようなことはない。また、DC成分の差分符号化(DPCM)は、Slice単位で閉じているので、その影響も、そのブロックが存在するSlice内で収まる。

【0091】このようにして、識別情報挿入回路35と補正回路36による処理を経たビットストリームは記録装置37に供給され、蓄積装置95に記録される。

【0092】次に、図17を参照して、識別情報を検出する判定処理について説明する。

【0093】最初に、ステップS41において、制御回路39は、変数Nを“0”に初期設定する。次のステップS42乃至S45の処理は、図14のステップS3乃至S6の処理と同様の処理である。すなわち、演算回路32は、ビットストリームを所定の位置まで読み込み、所定のデータをBとして読み込む。そして、メモリ31に記憶されているキーKで読み取ったデータBを割算し、その商Xから第1のブロックの位置を決定する。

【0094】次に、検出回路33は、ステップS46に進み、第1のブロックまでビットストリームを読み込み、ステップS47において、第1のブロックのDC

Sizeを読み込む処理を実行する。

【0095】ステップS48において、検出回路33は、ステップS47で読み取った第1のブロックのDC Sizeが“0”であるか否かを判定する。DC Sizeが“0”でなければ、ステップS49に進み、検出回路33は、第1のブロックのDC DifferentialのLSBをRegister_Nにセットさせる。ここで、DC DifferentialのLSBがセットされるRegister_Nは、変数Nの値によって異なるものとする。

【0096】次に、制御回路39は、ステップS50において、変数Nを1だけインクリメントする。そして、制御回路39は、ステップS51で、まだ判定するブロックが残っているか否かをチェックし、さらに判定すべきブロックが存在する場合においては、ステップS42に戻り、それ以降の処理を実行する。すなわち、いまの場合、識別情報の第1ビットの判定が行われた段階なので、再びステップS42に戻り、同様の処理を繰り返し実行する。そして、nビット分の識別情報について、同様の判定処理を行うことにより、nビットの識別情報を検出することができる。ステップS51で、すべてのブロックの判定が行われたと判断された場合、ステップS52において、ステップS49でメモリ34のRegister_1乃至Register_nに設定されたDC DifferentialのLSBを、書き込んだ順番に並べることでnビットの識別情報を得ることができる。

【0097】なお、ステップS48において、第1のブロックのDC Sizeが“0”であると判定された場合、その第1のブロックには識別情報が記録されていないので、ステップS49乃至S50の処理は、スキップされる。

【0098】DC成分の差分符号化(DPCM)は、Slice単位で閉じている。このため、第1のブロックの位置をSliceの最後と指定すれば、差分符号化(DPCM)によるDC成分のずれは、それ以降のブロックには伝播しない。このため、この場合には、第2のブロックの補正処理は不要となる。

【0099】上記の例においては、データの中に識別情報を一度のみ記録する方法について述べた。この場合、データの中に識別情報が記録されているかいないかを示す情報、若しくは特別な初期識別情報を所定の第1のブロックに埋め込むことにより読み出すビット列が識別情報であるか、単なる画像情報なのかを判別することができる。

【0100】また次に述べるように、nビットの識別情報を何回か(例えばr回)繰り返しビットストリーム内に記録することにより、ビットストリームに識別情報が埋め込まれていると、ほぼ確実に識別情報を判定することが可能となる。例えば、r回、nビットの識別情報を

ビットストリーム中に埋め込んだ場合、ビットストリームから読み出されたビット列は確率 $(1 - (1/2^n))$ で識別情報であると判断できる。次に、この処理方法について説明する。

【0101】まず、図18を用いて記録方法について説明する。最初にステップS61において、識別情報挿入回路35は、変数Rを“0”に初期化する。ここで変数Rは、ビットストリームにnビットの識別情報を書き込む回数を表している。

【0102】次にステップS62に進み、図14と図15のフローチャートを用いて既に説明を行った、nビットの識別情報をビットストリーム中に埋め込む記録処理を行う。ステップS62において、識別情報の記録処理が終了したら、ステップS63に進み、識別情報挿入回路35は、変数Rを1だけインクリメントする。その後、ステップS64において、nビットの識別情報を所定回数ビットストリーム内に埋め込んだかを判断し、まだ処理を続ける際には、ステップS62に戻って、再び記録処理を行う。ステップS64において、処理を終了すると判断された場合には、識別情報の記録処理を終了する。

【0103】次に、図19を用いて判定方法について説明する。最初に、ステップS71において、変数Rを“0”に初期化する。ここで変数Rは、ビットストリームからnビットの識別情報を読み込んだ回数を表している。

【0104】次にステップS72に進み、図17のフローチャートを用いて既に説明した、nビットの識別情報をビットストリームから抽出する判定処理を行う。ステップS72における、識別情報の抽出が終了したら、ステップS73に進み、検出回路33はステップS72で抽出されたnビットの識別情報をメモリ34のRegister_11にセットする。

【0105】次に、ステップS74において、制御回路39は、変数Rを“1”だけインクリメントする。ステップS75に進み、再び、図17のフローチャートを用いて説明した判定処理を行う。ステップS75において抽出されたnビットの識別情報は、ステップS76において、メモリ34のRegister_22にセットされる。

【0106】ステップS77において、Register_11とRegister_22の値が等しいと判定回路38で判定された場合、制御回路39は、ステップS78において、まだ判定すべき情報が残っているか否かをチェックし、更に判定すべき情報がある場合には、ステップS74に戻って、それ以降の処理を実行する。ステップS78において、判定すべき情報全ての処理が終了したと判断された場合、ステップS79に進み、制御回路39は、いま入力されたビットストリームには、所定の識別情報が記録されていると判定する。

【0107】一方、ステップS77において、Register_11とRegister_22の値が異なると、判定回路38で判定された場合、制御回路39は、このビットストリーム中には識別情報が埋め込まれていないと判定する。

【0108】以上のように、nビットの識別情報を複数回数、ビットストリーム中に記録することにより、識別情報が記録されているか否かの情報を必要とせずに、識別情報を抽出することが可能となる。

【0109】上記実施の形態においては、DC Differentialに識別情報を記録するようにしたが、Motion Vector (動きベクトル) の差分値を符号化したコードであるMotion_residual (FLC) を用いることも可能である。

【0110】すなわち、MPEG方式においては、PピクチャおよびBピクチャの動きベクトルを検出し、これを符号化してビットストリーム中に含めて伝送するようになされている。このMotion Vectorは、図20に示すようなVLCとされるMotion_codeと、FLCとしてのMotion_residualで表される。Motion_codeは、Motion Vectorの大まかな値を表し、Motion_residualは、細かな値を表すための補正値を表す。また、f_codeは、Motion_codeの精度(倍率)を表している。

【0111】例えば、f_codeが“1”の場合、Motion_codeは0.5精度の値を表す。これにより、充分細かな値が表されるので、この場合、Motion_residualは使用されない。

【0112】f_codeが“2”である場合、Motion_codeは整数精度を表し、Motion_residualは、0.5精度の値を表す。すなわち、このとき、Motion_residualは、“0”または“0.5”を示す1ビットのFLCで表される。

【0113】さらに、f_codeが“3”である場合、Motion_codeは2の倍数の精度の値を表し、Motion_residualは、“0”，“0.5”，“1.0”または“1.5”を表す2ビットのFLCとなる。

【0114】なお、DC Differentialの場合と同様に、Motion_codeが“0”である場合、Motion_residualは存在しない。

【0115】このようなFLCであるMotion_residualに、上述したDC Differentialの場合と同様に、識別情報を記録するようにすることができる。

【0116】なお、Motion_residualはPピクチャとBピクチャに存在するが、BピクチャのMotion_residualを用いるようにすれば、Bピクチャは他のピクチャの予測に用いられることがな

いので、識別情報挿入による他のピクチャへの影響を防止することができる。

【0117】上記実施の形態においては、識別情報をnビットにより構成するようにしたが、このnビットのデータは、図21に示すように、1つの画面(ピクチャ)内に配置するようにしてもよいし、複数の画面(ピクチャ)内に分散して配置するようにすることもできる。図21において、1-1及び2-1はそれぞれ第1のブロックを表し、1-2及び2-2は第2のブロックを表している。ここで、第1のブロック1-1に対する補正データは第2のブロック1-2に書き込まれ、第1のブロック2-1に対する補正データは第2のブロック2-2に書き込まれるものとしている。当然のことながら、識別情報nビット分の情報を1つの画面に書き込むことも可能である。

【0118】また、上記実施の形態においては、所定のブロックを演算により求めるようにしたが、その演算式は、必要に応じて、適宜変更するようにすることもできる。

【0119】また、所定のブロックを演算により求める代わりに、パターンROMに予め記憶するようにすることも可能である。

【0120】これらの実施の形態は、次のような特徴を有する。

(1) MPEG Videoとしての規格を満足している。

(2) ビットストリーム中の、規格上、常にFLCとされる符号中に識別情報を挿入するので、エンコーダにおける処理が全く不要となる。

(3) FLC中に識別情報を挿入するので、ビットストリームの長さが変化しない。VLC中に識別情報を挿入するようにすると、ビットストリームの長さが変化するので、エンコーダ側が、デコーダ側のバッファとして想定しているVBV (Video Buffering Verifier) バッファのアンダフローとオーバフローを防止することができなくなる。

(4) FLC中の下位のビットを書き換えるだけで、画像に与えるノイズは実質的には、無視することができる。

(5) データ中に識別情報が存在するため、識別情報の解読が困難である。

【0121】以上、本発明をMPEG方式でデータを圧縮する場合を例として説明したが、本発明はJPEG方式(ただし、Motion_residualについてはJPEG方式には規定がない)でデータを圧縮する場合にも適用することが可能である。

【0122】さらにデータを直交変換する方法としては、DCT以外の方法を用いることも可能である。

【0123】上述したように、識別情報をデータ(ビットストリーム)内に埋め込むことによって、次のように

して、ネットワーク若しくは記録媒体を介して伝達されるデジタルデータを不正なコピーから保護することが可能となる。

【0124】(1) データ内に埋め込まれた識別情報と、ID ROM96若しくはIDカード99から読みとられ識別情報とを、データ処理装置93によって比較し、その比較結果が一致した場合にのみデータ処理装置93がデータを再生するようにする。これにより、データを情報提供者111、114又は116から直接データをダウンロードしたユーザ以外の者がそのデータを利用すること防止することができる。

【0125】(2) 情報端末装置81(若しくは他の情報端末装置)の出力端子から出力可能な回数情報(世代管理情報)を、上述した記録処理を用いて予めデータ内に記録しておく。データ処理装置93が、入力端子100から入力されたデータからこの世代管理情報及び識別情報を抽出し、現在何回このデータが出力端子101から出力されたか(即ちコピーされたか)を判断し、世代管理情報に記録されている回数以上に達する場合には、出力端子101からデータが出力されること禁止する処理を行う。世代管理情報に記録されている回数に達していない場合には、データ処理装置93は、元々データに記録されている識別情報に加えて、ID ROM96若しくはIDカード99から読み出した識別情報を、上述した記録処理によって更にデータに追加記録する。その後、データ処理装置93は、データを出力端子101から出力する。これにより、データの著作権者が、そのデータのコピー可能な回数を意図的に制限することが可能となる。

【0126】(3) データ処理装置93は、情報端末装置81(若しくは他の情報端末装置)の入力端子100から入力される際、若しくは出力端子101から出力される際に、ID ROM96若しくはIDカード99に記憶されている識別情報をデータ内に追加して記録していく。更に、入力端子100からデータが入力されて、表示装置94への表示指示が行われる毎に、データ処理装置93は、データに記録されている今までのコピー履歴(即ち、識別情報)を表示装置94上に表示する。これにより、不正なコピーであることをユーザに明示的に表示することが可能となる。更に、著作権者は、追加されて記録されていく識別情報から、不正なコピーの履歴を辿ることが可能となる。

【0127】尚、本実施の形態では、回路構成を用いて処理手順の説明を行ったが、CPU (Central Processing Unit)を用いて、同様の手順でソフトウェアで処理を行うことも可能である。

【0128】

【発明の効果】以上の如く、本発明によれば、データに他の情報処理装置を識別する識別情報を記録するようにしたので、不正なコピーを防止することが可能となる。

【図面の簡単な説明】

【図1】本発明の情報処理装置を応用した情報端末装置の構成例を示すブロック図である。

【図2】図1の実施の形態の受信データを蓄積する場合の動作を説明するフローチャートである。

【図3】図1の実施の形態の蓄積した情報を読み出す場合の動作を説明するフローチャートである。

【図4】識別情報を記録する方法を説明する図である。

【図5】識別情報を記録する他の方法を説明する図である。

【図6】識別情報を記録する原理を説明する図である。

【図7】第1及び第2のブロックの選択を説明する図である。

【図8】第1及び第2のブロックの選択を説明する他の図である。

【図9】DCT係数のDC成分の符号化を説明する図である。

【図10】DCT係数のDC成分のサイズの符号を説明する図である。

【図11】DCT係数のDC成分の差分の符号を説明する図である。

【図12】識別情報を説明する図である。

【図13】図1のデータ処理装置93の構成例を示すブロック図である。

【図14】図13の実施の形態の記録時の動作を説明するフローチャートである。

【図15】図14に続くフローチャートである。

【図16】図15のステップS16の処理を説明する図である。

【図17】図13の実施の形態の判定処理を説明するフローチャートである。

【図18】識別情報を複数回記録する処理を説明するフローチャートである。

【図19】識別情報が複数回記録されているときの識別情報の判定処理を説明するフローチャートである。

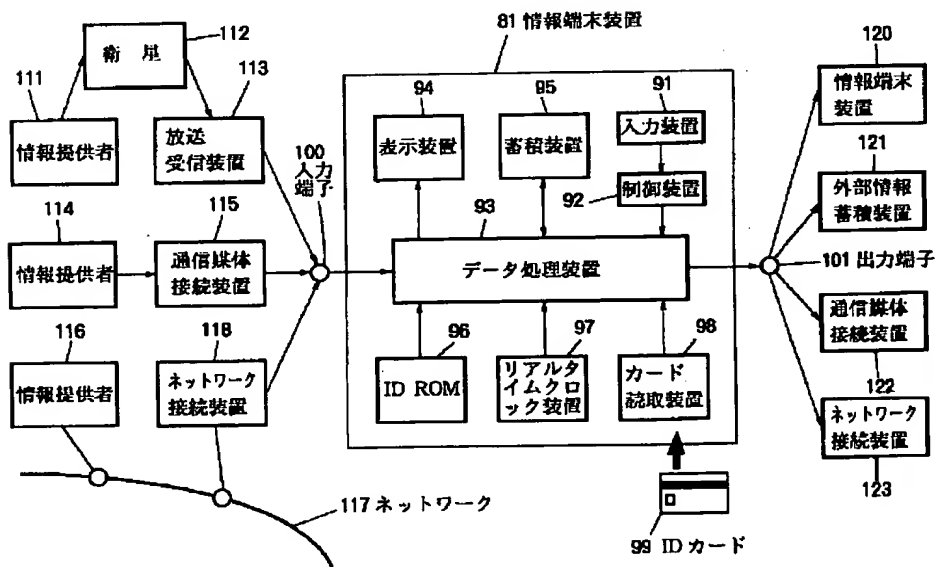
【図20】Motion_codeを説明する図である。

【図21】1枚の画面内に複数ビットの識別情報を記録する方法を説明する図である。

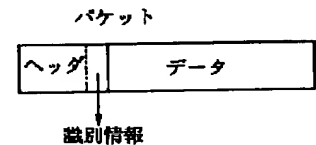
【符号の説明】

31 メモリ, 32 演算回路, 33 検出回路, 34 メモリ, 35 識別情報挿入回路, 36 補正回路, 37 記録装置, 38 判定回路, 39 制御回路, 93 データ処理装置, 95 蓄積装置, 96 ID ROM, 97 リアルタイムクロック装置, 98 カード読取装置, 99 IDカード, 100 入力端子, 101 出力端子

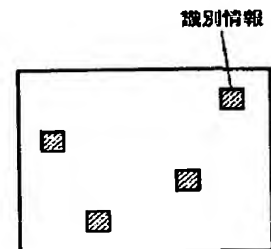
【図1】



【図4】



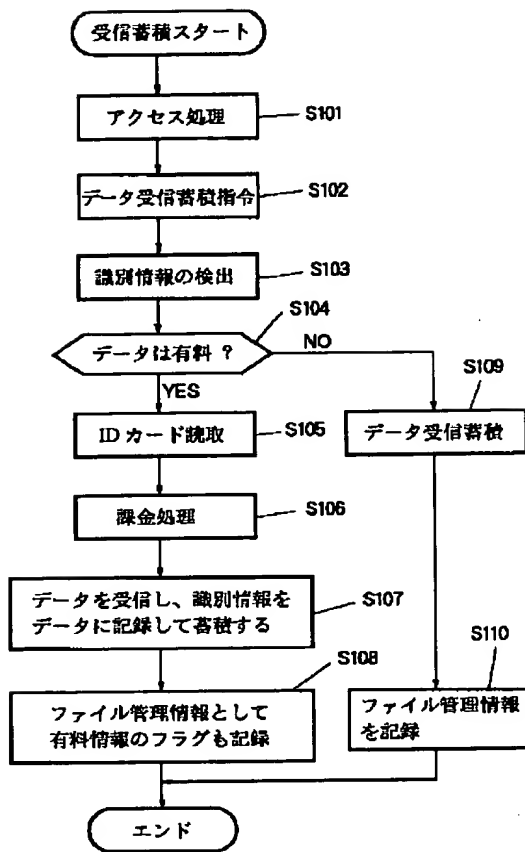
【図5】



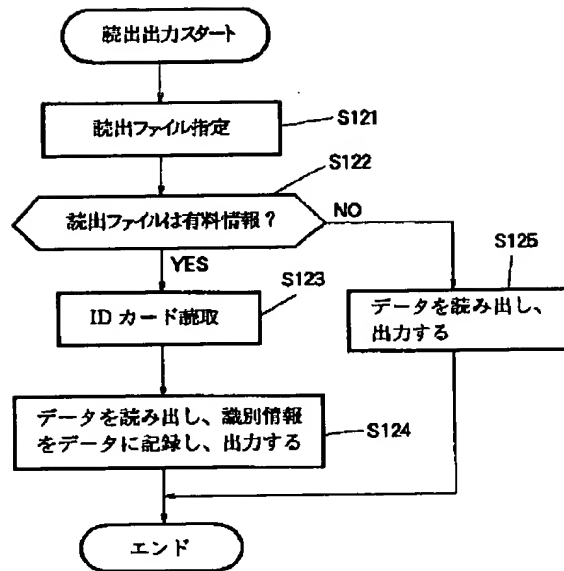
【図12】

1	2	3	4	5	...	n-1	n
1	0	1	1	0	-----	1	0

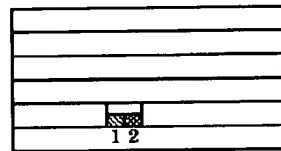
【図2】



【図3】

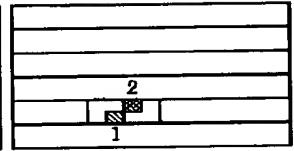


【図7】



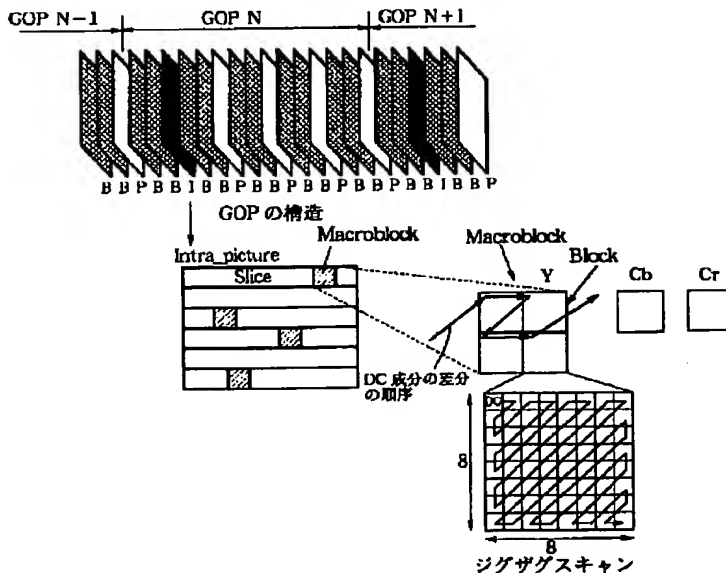
Blockの選び方の例

【図8】



Blockの選び方の例

【図6】

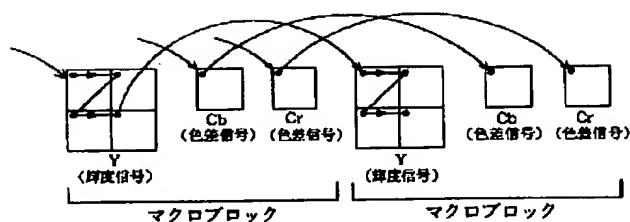


【図10】

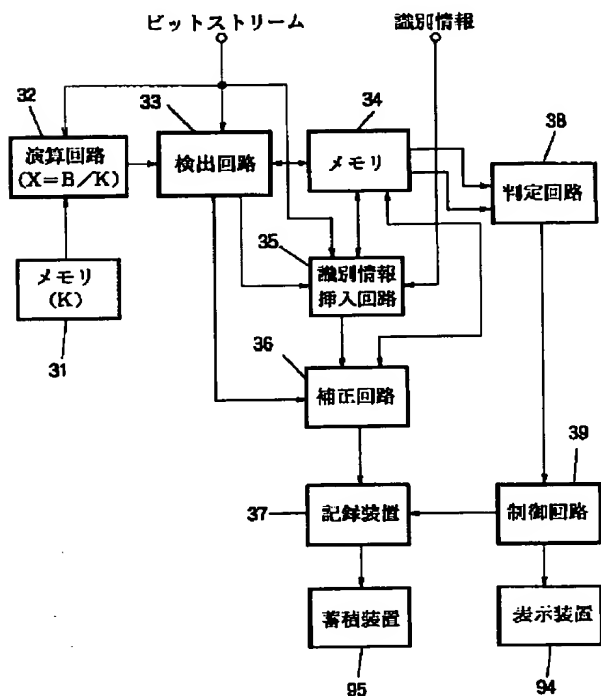
(A) 輝度についてのDCTのDC成分サイズ	
VLC	輝度についてのDC成分サイズ
100	0
00	1
01	2
101	3
110	4
1110	5
11110	6
111110	7
1111110	8

(B) 色差についてのDCTのDC成分サイズ	
VLC	色差についてのDC成分サイズ
00	0
01	1
10	2
110	3
1110	4
11110	5
111110	6
1111110	7
11111110	8

【図 9】

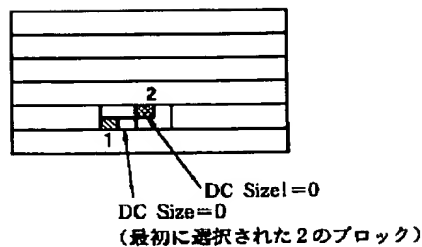


【図 13】



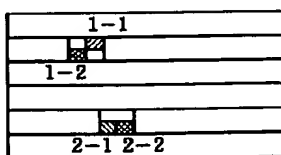
データ処理装置 93

【図 16】



Block の選び方の例

【図 21】



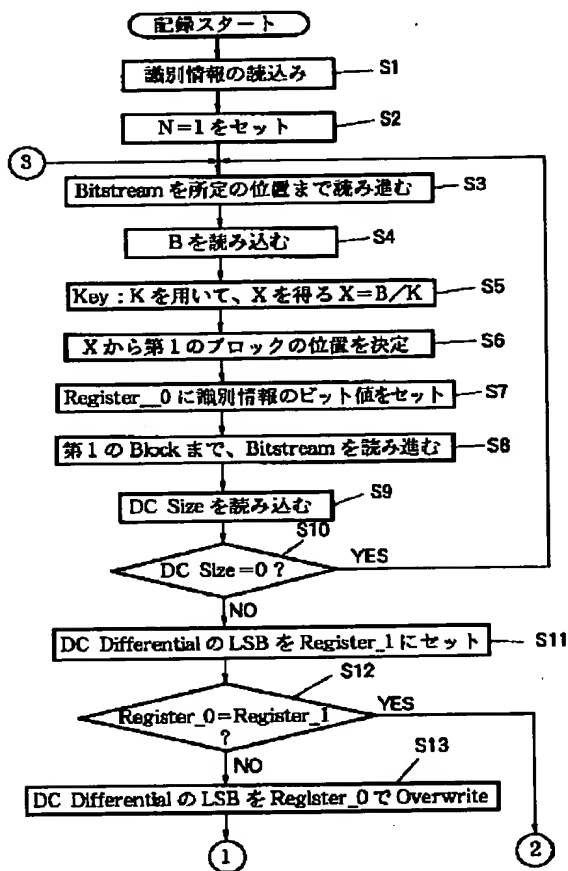
Block の選び方の例

【図 11】

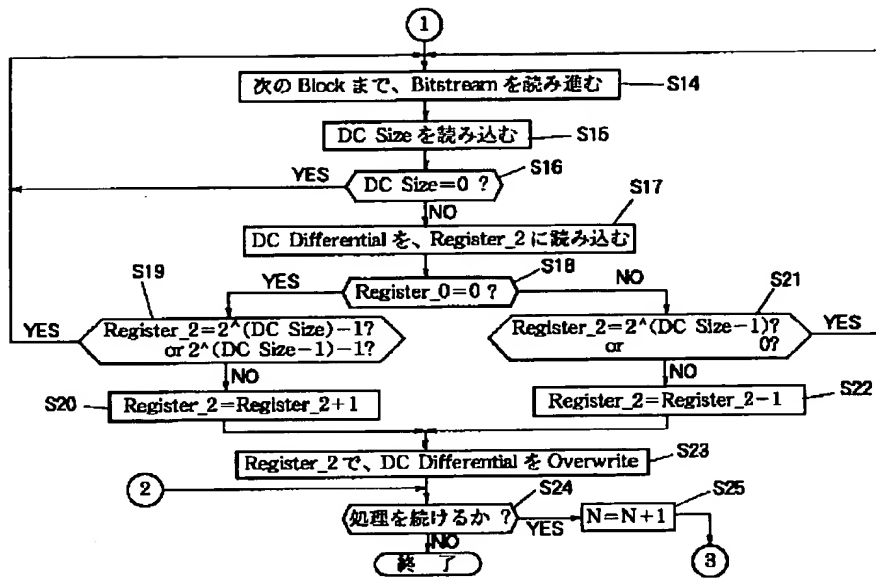
DCT の DC 差分

DCT DC 成分サイズ=3 のときの例	
DCT DC Differential	DCT zz(0)
000	-7
001	-6
010	-5
011	-4
100	4
101	5
110	6
111	7

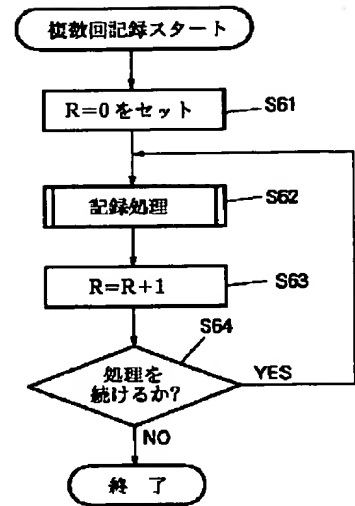
【図 14】



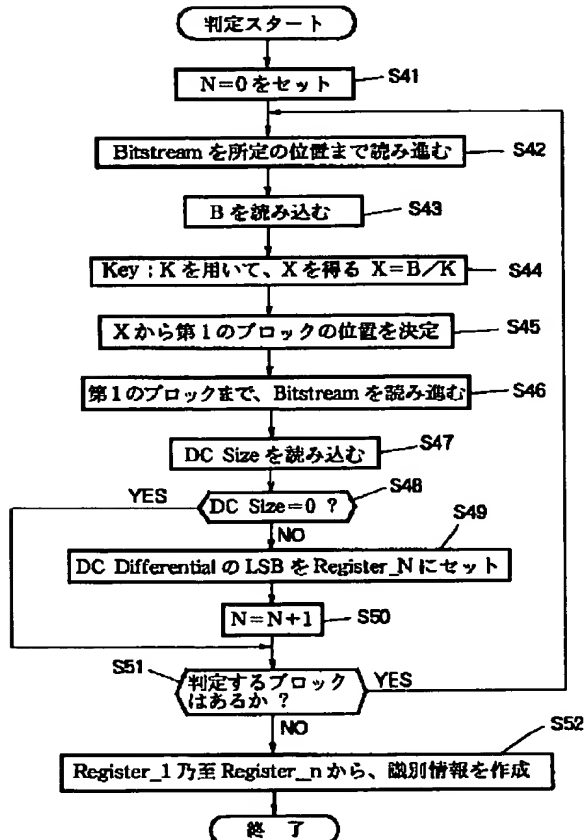
【図15】



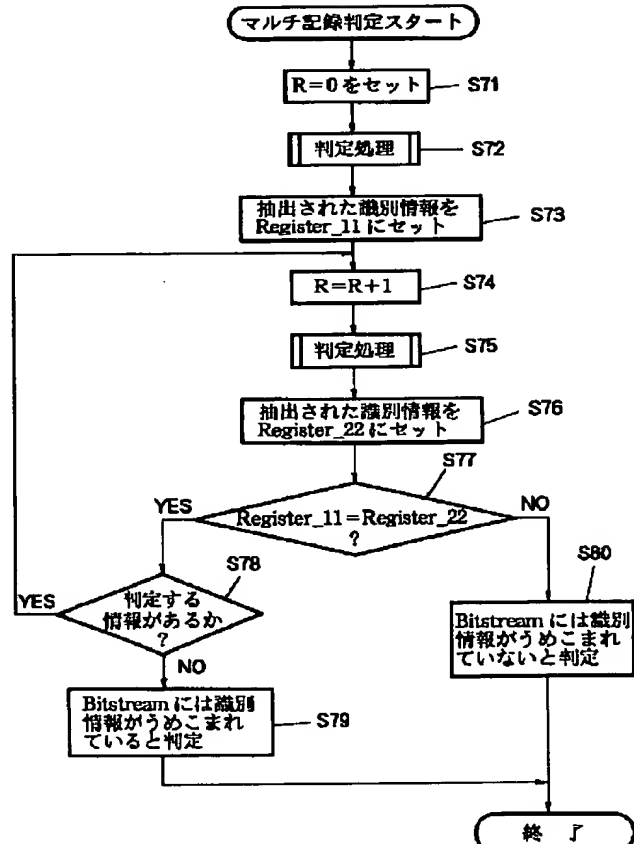
【図18】



【図17】



【図19】



【図 20】

Variable length codes for motion_code

Variable length code	motion_code[r][s][t]
0000 0011 001	-18
0000 0011 011	-16
0000 0011 101	-14
0000 0011 111	-13
0000 0100 001	-12
0000 0100 011	-11
0000 0100 11	-10
0000 0101 01	-8
0000 0101 11	-8
0000 0111	-7
0000 1001	-6
0000 1011	-5
0000 111	-4
0001 1	-3
0011	-2
011	-1
1	0
010	1
0010	2
0001 0	3
0000 110	4
0000 1010	5
0000 1000	6
0000 0110	7
0000 0101 10	8
0000 0101 00	9
0000 0100 10	10
0000 0100 010	11
0000 0100 000	12
0000 0011 110	13
0000 0011 100	14
0000 0011 010	15
0000 0011 000	16